

(11)Publication number:

06-334454

(43) Date of publication of application: 02.12.1994

(51)Int.CI.

H03G 3/10

H03F 1/34

3/45 H03F

H03G 5/16

(21) Application number: 05-123809

(71)Applicant: HITACHI LTD

(22) Date of filing:

26.05.1993

(72)Inventor: HASE HIDEKAZU

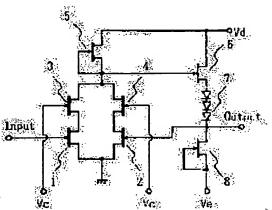
(54) VARIABLE GAIN AMPLIFIER

(57) Abstract:

PURPOSE: To vary the gain over a wide range without the use of a variable resistor whose resistance is widely changed by varying a voltage applied to a gate electrode of an inserted

transistor(Tr).

CONSTITUTION: A signal is amplified by a signal amplifier Tr1 using a Tr3 of a constant current circuit as a load and extracted by a buffer Tr6. Since the operating current of the Tr1 and a signal feedback Tr2 is kept constant by the Tr3 of the constant current circuit, the amplified signal returns to the Tr2 via a level shift diode 7 to decrease the current in the Tr1 thereby reducing the amplification degree of the Tr1. A maximum value of the amplification degree depends on a ratio of the gate width between the TRs 1, 2. When a Vc(>0) is simultaneously applied to a gate electrode of a Tr4 inserted between the Tr1 and a Tr3 of the constant current circuit being a load and a gate electrode of a Tr5 inserted between the Trs 2, 3, the amplifier circuit shows a maximum gain. When a Vc (<0) is applied, the operating current of the amplifier circuit comprising the Trs 1, 2, 3 is very small and the gain is less.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-334454

(43)公開日 平成6年(1994)12月2日

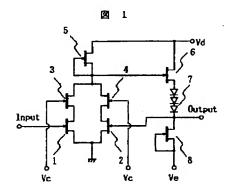
(51) Int. Cl. 5	識別記号			庁内整理番号		FΙ		技術表示	箇所
H03G	3/10		В	7350 — 5 J					
H03F	1/34			8522-5 J					
	3/45		В	7436-5 J					
H03G	5/16		В	9067—5 J			•		
	審査請求	未請求	請求	頃の数3	O L		(全5	頁)	
(21)出願番号	特願平5-123809					(71)出願人	000005108 株式会社日立製作所		
(22)出願日	平成5年(1993)5月26日							r/// 申田駿河台四丁目6番 ⁵	地
						(72)発明者	長谷 英一 東京都国分寺市東恋ケ窪1丁目280番地 株 式会社日立製作所中央研究所内		
						(74)代理人	弁理士 小川 凡	券男	

(54) 【発明の名称】可変利得増幅器

(57)【要約】

【構成】信号増幅用トランジスタ1と信号帰還用トランジスタ2と負荷となる定電流回路のトランジスタ3からなる増幅回路において、信号増幅用トランジスタ1と負荷となる定電流回路のトランジスタ3からなる増幅回路との間、および、信号帰還用トランジスタ2と負荷となる定電流回路のトランジスタ3からなる増幅回路と電源との間に増幅回路の電流を制御するトランジスタを挿入する。

【効果】トランジスタの動作電流を制御することにより、広範囲に利得を可変することのできる増幅器を実現できる。また、高周波領域での影響が少なく、増幅器としての周波数帯域の劣化が少なくなる。



1

【特許請求の範囲】

【請求項1】トランジスタによる定電流回路を負荷とする帰還型増幅器において、前記帰還型増幅器における信号増幅部のトランジスタと前記定電流回路との間に直列に挿入したトランジスタのが一ト電圧によって前記信号増幅部のトランジスタの電流を制御し、前記帰還型増幅器における信号帰還部のトランジスタと前記定電流回路との間に直列に挿入したトランジスタのゲート電圧によって前記信号帰還部のトランジスタの電流を制御し、利得を制御する手段を備えたことを特徴とする可変利得型 10 増幅器。

【請求項2】トランジスタによる定電流回路を負荷とする帰還型増幅器において、前記帰還型増幅器における信号増幅部のトランジスタと前記定電流回路との間に直列に挿入したトランジスタのゲート電圧、および、前記帰還型増幅器における信号帰還部のトランジスタと前記定電流回路との間に直列に挿入したトランジスタのゲート電圧を同時に可変することによって、前記信号増幅部のトランジスタと前記信号帰還部のトランジスタの電流を同時に制御し、利得を制御する手段を備えたことを特徴 20とする可変利得型増幅器。

【請求項3】請求項1または2を用いたモノリシック増幅器、および、それらを用いた髙周波装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明はトランジスタによる可変 利得増幅器に係り、特に、印加電圧によって広い範囲で 利得を制御できる可変利得増幅器の回路に関する。

[0002]

【従来の技術】従来の可変利得増幅器は、図5に示した 30 回路が知られている。図5において、21は信号増幅用トランジスタ、22は信号帰還用トランジスタ、23は負荷となる定電流回路のトランジスタ、24は21の信号増幅用トランジスタの出力を取り出すためのバッファ用トランジスタ、25はレベル・シフト用のダイオード、26は定電流回路のトランジスタ、27は負帰還用の抵抗、28は22の信号帰還用トランジスタへの負帰還量を制御する可変抵抗である。信号増幅用トランジスタ21と信号帰還用トランジスタ22のゲート幅の比率を選ぶことにより利得の上限を決定し、負帰還用の抵抗 40 27と可変抵抗28で連続的に利得を制御している。

[0003]

【発明が解決しようとする課題】上記従来技術は、限られた範囲で利得を制御できる可変利得増幅器を構成できるが、利得を制御するために必要な可変抵抗28の実現範囲の点について考慮がされておらず、広範囲に利得を制御するには、極めて広範囲に抵抗値の変化する可変抵抗を実現しなければならないという問題があった。また、広範囲に利得を制御するには、信号増幅用トランジスタ21と信号帰還用トランジスタ22のゲート幅の比 50

率を選ぶことにより利得の上限を決定し、負帰還用の抵抗27と可変抵抗28により限られた範囲で連続的に利 得を制御している。このため、一つの可変利得増幅器で

得を制御している。このため、一つの可変利得増幅器で 広範囲に利得を連続的に制御できないという問題があっ た。さらに、増幅器の利得を高くするには、信号増幅用 トランジスタ21のゲート幅を増加してトランジスタ単 体の利得を高くし、負帰還量を制御する可変抵抗28を 大きくして帰還量を少なくすれば可能であるが、信号増

幅用トランジスタ21の入力容量が増加し増幅器として

の広帯域性が損なわれるという問題があった。

【0004】本発明の目的は、広範囲に抵抗値の変化する可変抵抗を用いることなく広範囲に利得を可変することができ、増幅器としての広帯域性を損なうことのない可変利得増幅器を提供することにある。

[0005]

【課題を解決するための手段】上記目的を達成するために、利得を制御する抵抗27,28を排除し、信号増幅用トランジスタ21と信号帰還用トランジスタ22と負荷となる定電流回路のトランジスタ23からなる増幅回路において、前記信号増幅用トランジスタ21と前記負荷となる定電流回路のトランジスタ23との間にトランジスタを直列に挿入し、信号増幅用トランジスタ22と負荷となる定電流回路のトランジスタ23との間にトランジスタを直列に挿入し、信号帰還用トランジスタ22と負荷となる定電流回路のトランジスタ23との間にトランジスタを直列に挿入し、信号帰還用トランジスタ22の電流を制御する。

[0006]

【作用】信号増幅用トランジスタ21と信号帰還用トラ ンジスタ22と負荷となる定電流回路のトランジスタ2 3からなる増幅回路において、信号増幅用トランジスタ 21の電流は、信号増幅用トランジスタ21と負荷とな る定電流回路のトランジスタ23との間に挿入したトラ ンジスタのゲート電圧により制御される。また、信号帰 還用トランジスタ22の電流は、信号帰還用トランジス タ22と負荷となる定電流回路のトランジスタ23との 間に挿入したトランジスタのゲート電圧により制御され る。信号増幅用トランジスタ21と負荷となる定電流回 路のトランジスタ23との間に挿入したトランジスタの ゲート電圧と信号帰還用トランジスタ22と負荷となる 定電流回路のトランジスタ23との間に挿入したトラン ジスタのゲート電圧を同時に変化させることにより、増 幅器としての利得を広範囲にわたり連続的に制御するこ とができる。

[0007]

【実施例】以下、本発明の一実施例を図1により説明する。図1において、1は信号増幅用トランジスタ、2は信号帰還用トランジスタ、3は信号増幅用トランジスタ1と信号帰還用トランジスタ2の負荷となる定電流回路のトランジスタ、4は信号増幅用トランジスタ1と負荷となる定電流回路のトランジスタ3との間に直列接続し

3

たトランジスタ、5は信号帰還用トランジスタ2と負荷となる定電流回路のトランジスタ3との間に直列接続したトランジスタ、6は1の信号増幅用トランジスタの出力を取り出すためのバッファ用トランジスタ、7はレベル・シフト用のダイオード、8は定電流回路のトランジスタである。

【0009】図1に示した本発明の一実施例である可変利得増幅器において、信号は定電流回路のトランジスタ 203を負荷とする信号増幅用トランジスタ1により増幅され、バッファ用トランジスタ6により取り出される。この、信号増幅用トランジスタ1と信号帰還用トランジスタ2の動作電流は定電流回路のトランジスタ3によって一定となるため、増幅された信号はレベル・シフト用のダイオード7を経て信号帰還用トランジスタ2にもどり、信号増幅用トランジスタ1の電流を減少させ、信号増幅用トランジスタ1による増幅度を低くする効果がある。

【0010】増幅度の最大値は信号増幅用トランジスタ 30 1と信号帰還用トランジスタ 2のゲート幅の比率で決定される。信号増幅用トランジスタ 1と負荷となる定電流回路のトランジスタ 3との間に挿入したトランジスタ 4と、信号帰還用トランジスタ 2と負荷となる定電流回路のトランジスタ 3との間に挿入したトランジスタ 5のゲート電極にVc=+0.7V を同時に印加すると、増幅回路は最大の利得を示し、1.5 GH z において 15.2 d B の利得となる。つぎに、Vc=-0.6 V を印加すると、信号増幅用トランジスタ 1と信号帰還用トランジスタ 2と負荷となる定電流回路のトランジスタ 3 からな 3 増幅回路の動作電流は極めて少なくなり、1.5 GH z において 2.1 d 2.1 d

【0011】図2は、図1に示した可変利得増幅器の一実施例による利得の周波数特性を示したものである。信号増幅用トランジスタ1と負荷となる定電流回路のトランジスタ3との間に挿入したトランジスタ4と、信号帰還用トランジスタ2と負荷となる定電流回路のトランジスタ3との間に挿入したトランジスタ5のゲート電極にVc=+0.7Vを同時に印加すると、100MHzかち2.6GHzまでの周波数範囲で15.2dBの平坦な50

利得となり、1 d B 利得低下周波数は3.8 GHzである。図2 において、曲線 a は利得調整用電圧がV c = + 0.7 V、曲線 b は利得調整用電圧がV c = + 0.5 V、曲線 c は利得調整用電圧がV c = 0 V、曲線 d は利得調整用電圧がV c = 0 V、曲線 d は利得調整用電圧がV c = 0 V、曲線 d は利得調整用電圧がV c = 0.5 Vの場合の利得の周波数特性である。

【0012】図3は、図1に示した可変利得増幅器の一実施例による利得調整用電圧と利得の関係を示したものである。信号増幅用トランジスタ1と負荷となる定電流回路のトランジスタ3との間に挿入したトランジスタ4と、信号帰還用トランジスタ2と負荷となる定電流回路のトランジスタ3との間に挿入したトランジスタ5のゲート電極に印加する利得調整用電圧を $Vc=+0.7\sim-0.6\,V$ まで同時に変化させたものである。図3において、曲線aは1.5GHzの利得の変化を示したもので、15.2dBから-49.1dBまで61.3dBの範囲で変化する。曲線bは3.8GHzの利得の変化を示したもので、13.1dBから-44.3dBまで57.4dBの範囲で変化しており、広範囲に利得を調整できる。

【0013】図4は、図1に示した可変利得増幅器の一実施例をIC化した場合のチップ平面図の概略を示したものであり、1は信号増幅用トランジスタ、2は信号帰還用トランジスタ、3は信号増幅用トランジスタ1と信号帰還用トランジスタ2の負荷となる定電流回路のトランジスタ2を負荷となる定電流回路のトランジスタ3との間に直列接続したトランジスタ、5は信号帰還用トランジスタ2と負荷となる定電流回路のトランジスタ3との間に直列接続したトランジスタ、6は1の信号増幅用トランジスタの出力を取り出すためのバッファ用トランジスタ、7はレベル・シフト用のダイオード、8は定電流回路のトランジスタである。

[0014]

【発明の効果】本発明によれば、信号増幅用トランジスタと負荷となる定電流回路のトランジスタとの間に挿入したトランジスタと、信号帰還用トランジスタと負荷となる定電流回路のトランジスタとの間に挿入したトランジスタのゲート電極に印加する電圧を変化させることにより、広範囲に利得を可変することのできる増幅器を実現できる。また、前記信号増幅用トランジスタと前記信号帰還用トランジスタのゲート幅の比率を調整することにより、利得の最大値を変えることができるので、利得の可変範囲を調整できる。

【0015】本発明によれば、信号増幅用トランジスタと負荷となる定電流回路のトランジスタとの間、および、信号帰還用トランジスタと負荷となる定電流回路のトランジスタとの間に利得を調整するトランジスタを挿入しているため、高周波領域での影響が少なく、増幅器としての周波数帯域の劣化を少なくする効果がある。

.

6

【図面の簡単な説明】

【図1】本発明の一実施例を示す可変利得増幅器の回路 図。

5

【図2】本発明の一実施例を示す可変利得増幅器の利得の周波数特性で、利得調整用電圧の効果の説明図。

【図3】本発明の一実施例を示す可変利得増幅器の利得 調整用電圧と利得の関係の説明図。

【図4】本発明の一実施例を示す可変利得増幅器をIC

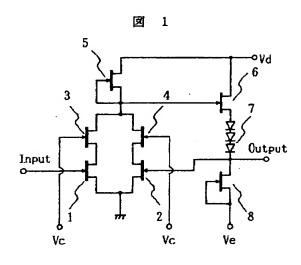
化した場合のチップ平面図。

【図5】従来の可変利得増幅器の回路図。

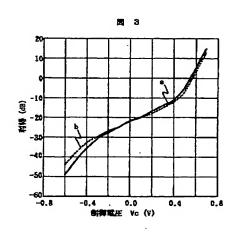
【符号の説明】

1…トランジスタ、2…トランジスタ、3…トランジスタ、4…トランジスタ、5…トランジスタ、6…トランジスタ、5…トランジスタ、6…トランジスタ、7…レベル・シフト用ダイオード、8…トランジスタ。

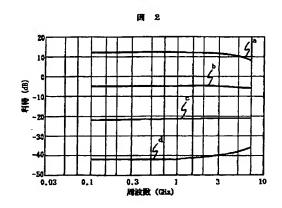
【図1】



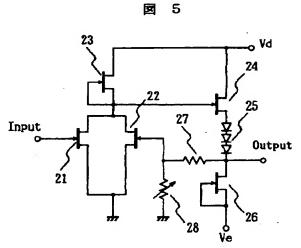
【図3】



[図2]



【図5】



【図4】

